

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
27. Februar 2003 (27.02.2003)

PCT

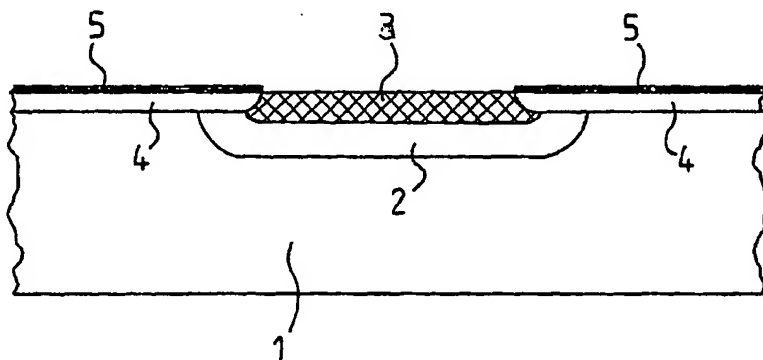
(10) Internationale Veröffentlichungsnummer  
WO 03/016203 A2

- (51) Internationale Patentklassifikation<sup>7</sup>: B81B 3/00 (72) Erfinder; und  
(21) Internationales Aktenzeichen: PCT/DE02/02731 (75) Erfinder/Anmelder (nur für US): BENZEL, Hubert  
(22) Internationales Anmeldedatum: 25. Juli 2002 (25.07.2002) [DE/DE]; Stellenackerstrasse 3, 72124 Pliezhausen (DE).  
(25) Einreichungssprache: Deutsch WEBER, Heribert [DE/DE]; Im Höfle 28, 72622 Nürtingen (DE). ARTMANN, Hans [DE/DE]; Liebenzeller Weg  
(26) Veröffentlichungssprache: Deutsch 2/1, 71106 Magstadt (DE). PANNEK, Thorsten [DE/DE]; Hasenbergstrasse 99, 70176 Stuttgart (DE). SCHAFFER, Frank [DE/DE]; Otto-Erbe-Weg 52, 72070 Tübingen (DE).  
(30) Angaben zur Priorität: 101 38 759.8 7. August 2001 (07.08.2001) DE (81) Bestimmungsstaaten (national): CN, KR, US.  
(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): ROBERT BOSCH GMBH [DE/DE]; Postfach 30 02 (84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR PRODUCING A SEMICONDUCTOR COMPONENT AND ASSOCIATED SEMICONDUCTOR COMPONENT, ESPECIALLY A MEMBRANE SENSOR

(54) Bezeichnung: VERFAHREN ZUR HERSTELLUNG EINES HALBLEITERBAUELEMENTS SOWIE HALBLEITERBAUELEMENT, INSBESONDERE MEMBRANSENSOR



(57) Abstract: The invention relates to a method for producing a semiconductor component comprising a semiconductor carrier (1). In order to form self-supporting structures (3) for a component, a flat porous membrane layer (3) and a cavity (2) beneath the porous membrane layer are produced. The aim of the invention is to avoid damaging the membrane during the production or in the event of regular use. This aim can be achieved in various ways. In a first embodiment, the semiconductor carrier (1)

receives a different doping in the membrane region compared to the cavity, enabling different pore sizes and/or porosities to be produced, which can be used for improved etching gas transport during the production of the cavity. The aim of the invention can also be achieved, however, by producing mesopores in the membrane region and nanopores in the later cavity region, as auxiliary structures. The invention also relates to a semiconductor component which is based on one or a plurality of said methods.

(57) Zusammenfassung: Es wird ein Verfahren zur Herstellung eines Halbleiterbauelements mit einem Halbleiterträger (1) vorgeschlagen, bei welchem für die Ausbildung von frei tragenden Strukturen (3) für ein Bauelement eine flächige poröse Membranschicht (3) und eine Kavität (2) unter der porösen Membranschicht (3) erzeugt wird. Die Erfindung hat die Aufgabe, eine Membranbeschädigung bei der Herstellung oder bei regelmäßig auftretenden Anwendungsfällen zu vermeiden. Diese Aufgabe kann durch unterschiedliche Vorgehensweisen gelöst werden. Bei einer ersten Lösung erhält der Halbleiterträger (1) im Membranbereich im Vergleich zur Kavität eine unterschiedliche Dotierung, womit sich unterschiedliche Porengrößen und/oder Porositäten herstellen lassen, was bei der Kavitätserzeugung für einen verbesserten Ätzgastransport genutzt werden kann. Die Aufgabe kann jedoch auch dadurch gelöst werden, dass im Membranbereich Mesoporen und im späteren Kavitätsbereich Nanoporen als Hilfsstruktur erzeugt werden. Im Weiteren wird unter anderem ein Halbleiterbauelement vorgeschlagen, das auf einem oder mehreren dieser Verfahren basiert.

WO 03/016203 A2



**Veröffentlicht:**

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

"Verfahren zur Herstellung eines Halbleiterbauelements sowie Halbleiterbauelement, insbesondere Membransensor"

Die Erfindung betrifft ein Verfahren zur Herstellung eines Halbleiterbauelements nach dem Oberbegriff des Anspruchs 1 sowie ein Halbleiterbauelement nach dem Oberbegriff des Anspruchs 10.

Stand der Technik

Halbleiterbauelemente, insbesondere Membransensoren sowie Verfahren zur Herstellung von Membransensoren auf der Basis eines Halbleiterträgers, z.B. eines Siliziumwafers, auf welchem ein flächiger poröser Membranbereich als Trägerschicht für Sensorstrukturen angeordnet und unter dem Membranbereich eine Kavität zur insbesondere thermischen Isolation der Membran vorhanden ist, sind bereits bekannt geworden.

Die zur Zeit auf dem Markt befindlichen Membransensoren sind zumeist als Dünnschichtmembran-Sensoren realisiert. Hierzu werden Schichtsysteme in Dicken zwischen einigen 10 nm und einigen  $\mu\text{m}$  auf einem Trägersubstrat abgeschieden und danach

- 2 -

das Trägersubstrat in vorgegebenen Bereichen entfernt, um frei tragende Membranbereiche zu erhalten. Im Membranzentrum können dann Sensorstrukturelemente angeordnet werden.

Eine weitere Möglichkeit zur Freilegung der Membran ist die Oberflächenmikromechanik (OMM), bei welcher im Allgemeinen eine Opferschicht verwendet wird, die vor der Membranabscheidung auf der Vorderseite eines Trägersubstrates aufgebracht wird. Die Opferschicht wird später von der Vorderseite des Sensors durch "Löseöffnungen" in der Membran entfernt, wodurch eine frei tragende Struktur entsteht. Diese oberflächenmikromechanischen Verfahren sind aufgrund der Notwendigkeit von separaten Opferschichten vergleichsweise aufwendig.

Aus der noch nicht veröffentlichten deutschen Patentanmeldung DE 100 325 79.3 ist ein Verfahren zur Herstellung eines Halbleiterbauelements sowie ein nach dem Verfahren hergestelltes Halbleiterbauelement bekannt, bei welchem für insbesondere einen Membransensor eine Schicht aus porösisiertem Halbleiterträgermaterial über einer Kavität angeordnet ist.

Durch diese Maßnahme kann der Aufbau eines OMM-Halbleiterbauelements erheblich vereinfacht werden, da eine zusätzlich aufgebrachte Opferschicht nicht erforderlich ist und zudem die Membran selbst bzw. ein wesentlicher Teil der Membran aus Halbleiterträgermaterial erzeugt wird.

Es hat sich jedoch in Versuchen herausgestellt, dass eine poröse Membran bereits während der Herstellung Schaden nehmen kann bzw. auch im Anwendungsfall sich eine Beschädigung unter herkömmlichen Einsatzbedingungen nicht immer sicher vermeiden lässt.

- 3 -

### Aufgabe und Vorteile der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Membranbeschädigung bei der Herstellung oder bei regelmäßig auftretenden Anwendungsfällen zu vermeiden.

Diese Aufgabe wird durch die Merkmale des Anspruchs 1, 6, 10, 12, 17 und 21 gelöst.

In den Unteransprüchen sind vorteilhafte und zweckmäßige Weiterbildungen der Erfindung angegeben.

Die Erfindung geht zunächst von einem Verfahren zur Herstellung eines Halbleiterbauelements insbesondere Membransensors mit einem Halbleiterträger aus, bei welchem für die Ausbildung von frei tragenden Strukturen für das Bauelement eine poröse Membranschicht und eine Kavität unter der porösen Membranschicht erzeugt wird. Der Kern der Erfindung liegt nun darin, dass der Halbleiterträger im Bereich der porösen Membranschicht eine zum Bereich der späteren Kavität unterschiedliche Dotierung erhält, dass das Halbleitermaterial der Membranschicht porösifiziert wird, und dass das Halbleitermaterial unter dem porösifizierten Halbleitermaterial zur Bereitstellung einer Kavität entfernt oder teilweise entfernt und umgelagert wird. Diese Vorgehensweise hat den Vorteil, dass die Eigenschaften der porösen Membranschicht und die Erzeugung der Kavität derart aufeinander abgestimmt werden können, dass zum Beispiel beim Ätzen der Kavität das dabei entstehende Gas möglichst ungestört durch die poröse Membranschicht entweichen kann oder im Bereich der Kavität zunächst eine Hilfsstruktur mit geeigneter, zu den Poren der Membranschicht unterschiedlicher Porengröße geschaffen wird, jeweils mit dem Ziel, eine Beschädigung der porösen Membranschicht bei der Kavitätserzeugung zu vermeiden.

- 4 -

Diese Vor- oder Hilfsstruktur kann dann in einem weiteren Schritt entfernt oder z.B. in einem Hochtemperaturprozess umgelagert werden.

In einer weiteren bevorzugten Ausgestaltung der Erfindung erhält der Halbleitermaterialträger im Bereich der porösen Membranschicht in lateraler und/oder vertikaler Richtung eine unterschiedliche Dotierung. Unterschiedliche Dotierungen (Art und Grad der Dotierung) führen bei der Herstellung von porösen Halbleitern, beispielsweise porösem Silizium, bei welchem regelmäßig eine elektrochemische Reaktion zwischen Flusssäure und Silizium unter anodischer Polung des Silizium-Halbleiterträgers (z. B. Siliziumwafers) gegenüber einem Flusssäureelektrolyt unter ggf. einer zusätzlichen Beleuchtung des Halbleiterträgers (für n-dotierte Halbleiterbereiche) genutzt wird, zu verschieden großen Poren bzw. Porenarten. Erfindungsgemäß werden damit in lateraler und/oder vertikaler Richtung in bestimmten Membranbereichen größere Poren und/oder Poren mit höherer Porosität erzeugt, durch die das bei der Ätzung der Kavität entstehende Gas leichter entweichen kann. Auf diese Weise wird vermieden, dass die Blasenbildung bei der Ätzung der Kavität eine Beschädigung der empfindlichen porösen Membranschicht verursacht. Bei herkömmlichen porösen Membranstrukturen können die Poren häufig ein kontrolliertes, ausreichendes Entweichen von Gas aus der Kavität bei der Ätzung nicht sicherstellen, was im schlimmsten Fall mit der Zerstörung der Membran endet.

In einer besonders bevorzugten Ausgestaltung der Erfindung wird die Dotierung des Halbleitermaterials für den Randbereich und Mittenbereich der Membran derart gewählt, dass im Randbereich Mesoporen (Poren in der Größenordnung von 5 bis 50 nm) und im Mittenbereich der Membran Makroporen (Poren von größer 50 nm bis zu einigen  $\mu\text{m}$ ) oder Mesoporen bzw. Nanoporen mit im Vergleich zum Randbereich höherer Porosität entstehen. Im Membranrandbereich mit geringer

Porosität ist zum Beispiel für einen nachfolgenden Epitaxieprozess eine gute Schichtqualität möglich, während im Membranmittenbereich durch Abschnitte höherer Porosität die Epitaxiequalität vergleichsweise geringer ist. In vielen Anwendungsfällen, z.B. im Anwendungsfall eines OMM-Durcksensors ist dies jedoch nicht von Bedeutung, da die Eigenschaften des Drucksensors hierdurch nicht verschlechtert werden.

Zum Beispiel erhält ausgehend von einem Siliziumwafer der Membranmittenbereich zur Erzeugung von Makroporen eine n-Dotierung während der Membranrandbereich für die Bereitstellung von mesoporösem Silizium mit einer  $p^+$ -Dotierung versehen wird.

In einer weiteren besonders bevorzugten Ausgestaltung der Erfindung wird der Halbleiterträger im Bereich der Membranschicht und im Bereich der späteren Kavität derart unterschiedlich dotiert, dass im Halbleitermaterial der Membranschicht Mesoporen und im Kavitätsbereich Nanoporen (Poren von 2 bis 5 nm) mit vergleichsweise höherer Porosität als "Vorstruktur" erzeugbar sind, und dass in einem weiteren Schritt die nanoporöse Vorstruktur entfernt wird. Die Herstellung einer kleinporigen Vorstruktur verhindert die Bildung größerer Gasblasen, was den Abtransport der Gasblasen durch die poröse Membranschicht in ausreichender Weise ermöglicht. Bei dieser Vorgehensweise macht man sich außerdem die Erkenntnis zunutze, dass die "Nanostruktur" eine wesentlich höhere innere Oberfläche als die "Mesostruktur" des Membranbereichs aufweist, was in einem späteren Prozessschritt für eine geringere Oxidationsdauer genutzt werden kann. Dadurch lässt sich anschließend eine vollständig durchoxidierte Nanostruktur erzeugen, die in einem nachfolgenden Ätzprozess, z.B. einem Dampfätzprozess selektiv entfernt werden kann. Durch insbesondere einen Dampfätzprozess werden zusätzlich Probleme bei der Trocknung

- 6 -

der Membran in der Hinsicht unterbunden, dass häufig beim Trocknen einer z.B. porösen Siliziummembran durch vertikale Kapillarkräfte ein Kleben der porösen Schicht am Substratboden auftritt, was die poröse Membranschicht unbrauchbar macht. Die Kavität lässt sich auch durch Umlagerung der nanoporösen Schicht in einem Hochtemperaturprozess erreichen. Die Mesoporen der porösen Membranschicht lassen sich zum Beispiel ausgehend von einer  $p^+$ -Dotierung in einem Siliziumwafer (spezifischer Widerstand rund  $0,02 \Omega\text{cm}$ ) bei einer Porosität von rund 10 bis 30 % und einer Schichtdicke von  $0,1$  bis  $10 \mu\text{m}$  oder mehr durch z. B. eine Stromdichte von ungefähr 1 bis  $20 \text{ mA/cm}^2$  in einer vergleichsweise hochkonzentrierten Flusssäure mit einer HF-Konzentration von ca. 30 bis 40 % erreichen. Die Herstellung der nanoporösen Vorstruktur folgt vorzugsweise auf der Basis einer  $p$ -dotierten Schicht (spezifischer Widerstand 1 bis  $10 \Omega\text{cm}$ ) in einer HF-Konzentration von ca. 15 bis 40 % bei einer Stromdichte von 10 bis  $80 \text{ mA/cm}^2$ . Bei diesen Parametern kann über eine Schichtdicke von 1 bis  $10 \mu\text{m}$  eine Porosität von größer 80 % erreicht werden.

Eine alternative Vorgehensweise bei der Bildung der Kavernenstruktur kann auch darin bestehen, dass das Halbleitermaterial unter der porösen Schicht durch Elektropolitur z. B. bei vergleichsweise höheren Stromdichten und geringeren HF-Konzentrationen direkt aufgelöst wird. Bei einem Siliziumwafer kann dies z.B. dadurch erreicht werden, dass eine Startschicht für die Ausbildung der porösen Schicht über der Kavität  $p^+$  dotiert und der Bereich der späteren Kavität lediglich eine  $p$ -Dotierung erhält. Beispielsweise weist die Startschicht zur Ausbildung der porösen Schicht über der Kavität eine  $p^+$ -Dotierung mit einem spezifischen Widerstand von ungefähr  $0,02 \Omega\text{cm}$  auf. Bei einer HF-Konzentration von z.B. 30 bis 40 % und einer Stromdichte von ungefähr 1 bis  $20 \text{ mA/m}^2$  kann eine Porosität von 10 bis 30 % erzielt werden. Die Schichtdicke der porösen Schicht kann



- 7 -

dabei 1 bis 10  $\mu\text{m}$  oder auch mehr betragen.

Bei einem weiteren Ausführungsbeispiel, bei welchem der Membranbereich im Vergleich zum späteren Kavitätsbereich unterschiedlich dotiert ist, erhält die Startschicht für die Ausbildung der porösen Schicht über der Kavität z.B. eine n-Dotierung mit einem spezifischen Widerstand von z.B. 0,1 bis 10  $\Omega\text{cm}$ . Bei einer Stromdichte von 5  $\text{mA}/\text{cm}^2$  und einer vergleichsweise geringen HF-Konzentration von 2 bis 10 % lassen sich bevorzugt Makroporen über beispielsweise eine Schichtdicke von 1 bis 10  $\mu\text{m}$  ausbilden. Die Makroporen haben den Vorteil, dass Gase bei der Herstellung der Kavität leichter durch diese entweichen können, womit einer Beeinträchtigung oder gar Zerstörung der porösen Schicht entgegen gewirkt wird.

Der Kavernenbereich wird z.B. p-dotiert, so dass sich ein spezifischer Widerstand von 1 bis 10  $\Omega\text{cm}$  ergibt. Für diesen Fall kann die Kavernenschicht unmittelbar durch Elektropolitur bei einer HF-Konzentration von 2 bis 10 % und einer Stromdichte von vorzugsweise größer 50  $\text{mA}/\text{cm}^2$  erzeugt werden. Die Kaverne lässt sich jedoch auch über eine "Vorstruktur" durch Erzeugung von Nanoporen herstellen. Die "Nanostruktur" entsteht z.B. bei einer HF-Konzentration von 15 bis 40 % bei einer Stromdichte von 2 bis 50  $\text{mA}/\text{cm}^2$  und weist vorzugsweise eine Porosität von größer 80 % auf.

Die Schichtdicken der porösen Schicht über der Kaverne und der Kavernenschicht können je nach Anwendungswunsch 1 bis 10  $\mu\text{m}$  und mehr betragen.

Anstatt der p-Dotierung für die Kavernenschicht kann diese auch  $p^+$  oder  $p^-$  dotiert werden, womit der Elektropoliturbereich für die unmittelbare Herstellung der Kaverne vorzugsweise bei einer HF-Konzentration von 2 bis 10 % und einer Stromdichte von größer 50  $\text{mA}/\text{cm}^2$  realisierbar ist. Auch in diesem Fall kann eine "Vorstruktur" und weitere

Prozesse zur gewünschten Kavität führen.

Die Vorteile einer Membran aus Makroporen können auch bei einer Ausführungsform erreicht werden, bei welcher die Membranschicht als auch der spätere Kavernenbereich eine gleiche Dotierung, z.B. die n-Dotierung aufweist, jedoch für die Behandlung des späteren Kavernenbereichs andere Ätzparameter als für die poröse Membran zur Anwendung kommen, so dass die Kaverne unter dem Membranbereich unmittelbar durch Elektropolitur hergestellt werden kann. Beispielsweise wird eine Startschicht für den Membranbereich n-dotiert, so dass sich ein spezifischer Widerstand von 0,1 bis 10  $\Omega\text{cm}$  ergibt. Der spätere Kavernenbereich wird in gleicher Weise dotiert. In der Startschicht werden nun Makroporen über eine Schichtdicke von 1 bis 10  $\mu\text{m}$  oder auch mehr bei z.B. einer Stromdichte von  $> 5 \text{ mA/cm}^2$  und einer HF-Konzentration von z.B. 5 bis 10 % ggf. unter einer Rückseitenbeleuchtung des Substrats.

Die Kavernenschicht wird daraufhin unmittelbar durch Elektropolitur erzeugt, was mit einer Stromdichte möglich ist, die größer ist als die Stromdichte für die Erzeugung der porösen Deckschicht.

Zur besseren Kontrolle und Einstellung der Stromdichte beim Ätzen des Halbleiterträgers zur Herstellung der porösen Membranschicht über der Kavität oder zur besseren Einstellung der Stromdichte beim Ätzen des Halbleitermaterialträgers während eines Elektropoliturprozesses zur unmittelbaren Herstellung der Kavität bzw. zur Erzeugung einer porösen Schicht im Bereich der späteren Kavität als "Vorstruktur" wird vorzugsweise die Rückseite des Halbleiterträgers, z.B. die Rückseite eines Siliziumwafers beleuchtet.

Die poröse Schicht über der Kavität lässt sich auch mit einer gleichen Dotierung, z.B. p<sup>+</sup>-Dotierung über beide Bereiche mit beispielsweise einem spezifischen Widerstand von 0,02  $\Omega\text{cm}$

erzeugen. Für die Startschicht, d.h. die poröse Membranschicht über der Kavität wird dann beispielsweise bei vergleichsweise hoher HF-Konzentration von 30 bis 40 % und einer Stromdichte von 1 bis 20 mA/cm<sup>2</sup> eine Porosität von 10 bis 30 % angestrebt. Anschließend kann der Kavitätsbereich unmittelbar durch Elektropolitur, z. B. bei einer HF-Konzentration von z.B. 2 bis 10 % und einer Stromdichte von größer 50 mA/cm<sup>2</sup> oder über eine später zu entfernende Vorstruktur hergestellt werden. Zur Ausbildung der Vorstruktur wird vorzugsweise bei der p<sup>+</sup>-Dotierung eine HF-Konzentration von 5 bis 20 %, eine Stromdichte von z.B. 2 bis 50 mA/cm<sup>2</sup> gewählt, um eine Porosität von größer 80 % zu erreichen.

Es ist jedoch auch möglich, die HF-Konzentration vergleichsweise groß wie bei der Erzeugung der Startschicht zu belassen, was jedoch zur Erzeugung einer hohen Porosität von 80 % eine Stromdichte erfordert, die größer ist als die Stromdichte bei der Herstellung der Startschicht.

Sowohl die Startschicht (poröse Membranschicht) als auch die Kavitätsschicht können je nach Vorgabe 0,1 bis 10 µm oder mehr betragen.

Für alle genannten Prozesse kann als Maskierung zur Definition des Membranbereichs für den Fall eines Siliziumwafers n-dotiertes Silizium verwendet werden. Da eine derartige Maskierschicht bei der Herstellung von porösem Silizium ebenfalls leicht angegriffen wird, kann diese durch eine isolierende Schicht beispielsweise aus Siliziumnitrit (Si<sub>3</sub>N<sub>4</sub>) beispielsweise in einem Low Pressure Chemical Wafer Deposition-Verfahren (LPCVD-Verfahren) hergestellt werden. Damit ist die n-dotierte Maskierschicht vor einem elektrochemischen Angriff geschützt. Eine unversehrte n-dotierte Maskierschicht ist dann vorteilhaft, wenn darauf in einem anschließenden Prozess eine epitaktische Schicht

- 10 -

aufwachsen soll. Im Falle der Verwendung der Struktur als Membransensor kann ein Angriff der n-dotierten Maskierungsbereiche jedoch oftmals toleriert werden.

Anstatt der Siliziumnitrit-Schicht können auch andere Schichten als Schutzschicht verwendet werden, z.B. lässt sich eine leitende Metallschicht aus Chrom/Gold mit entsprechender Dicke verwenden.

Durch eine zusätzliche Maskierung lässt sich auch die Tiefenhomogenität der lateral begrenzenden Bereiche verbessern, was insbesondere bei der Erzeugung von Makroporen sehr von Vorteil ist.

Im Weiteren geht die Erfindung von einem Halbleiterbauelement, insbesondere einem Membransensor mit einem Träger aus Halbleitermaterial aus, das zur Ausbildung von Halbleiterbauelementstrukturen eine Membran und eine unter der Membran angeordnete Kavität aufweist, wobei die Membran eine Schicht aus porösisiertem und gegebenenfalls nachbehandeltem, z.B. oxidiertem Halbleitermaterial umfasst. Der wesentliche Erfindungsaspekt liegt nun darin, dass der Grad der Porosität der Schicht in lateraler und/oder vertikaler Richtung gezielt unterschiedlich ist. Dies ermöglicht wie bereits oben ausgeführt bei der Herstellung der Kavität insbesondere bei einem Porositätsunterschied in lateraler Richtung ein verbessertes Entweichen von beim Ätzen entstehenden Gasen durch Bereiche der porösen Schicht, die vergleichsweise höhere Porosität besitzen.

Vorzugsweise ist die Porosität der Schicht im Randbereich der Membran geringer als im Membranmittenbereich. Damit wird ein Entweichen vom Gas im Zentrum der Membran begünstigt.

Das Entweichen von Gas lässt sich nicht nur über den Grad der Porosität, sondern auch über die Porengröße regulieren. Die

- 11 -

Gasdurchlässigkeit der porösen Schicht ist bei gleicher Porosität, aber größeren Poren erhöht.

Um eine verbesserte Gasdurchlässigkeit im Membranbereichzentrum zu begünstigen, ist vorzugsweise dort die Porengröße größer als im Membranrandbereich.

Günstigerweise ist die poröse Schicht im Membranrandbereich mesoporös und im Membranmittenbereich makroporös.

Die erfindungsgemäße Aufgabe wird ausgehend vom Oberbegriff des Anspruchs 10 auch dadurch gelöst, dass die Schicht der Membran aus porösisiertem Material durchgehend Makroporen aufweist. Die Poren mit größeren Abmessungen verbessern die Möglichkeit des Gastransportes bei der Herstellung einer Kavität. Beispielsweise wird der Membranbereich und der spätere Bereich der Kavität aus z.B. n-dotiertem Silizium erzeugt. Die poröse Schicht des Membranbereichs wird zur Bildung von Makroporen beispielsweise bei einer Stromdichte von größer 5 mA/cm<sup>2</sup> in vergleichsweise gering konzentrierter 2 bis 10%iger Flusssäure erzeugt. Zur Herstellung der Kavität wird dann die Stromdichte erhöht, was eine Porenvergrößerung und damit eine Unterhöhlung der Startschicht, die die poröse Membranschicht bildet, zur Folge hat. Das Ergebnis ist eine Kavität, die von einer makroporösen Schicht (Poren im Bereich von 100 nm bis einigen µm) überdeckt wird.

Im Weiteren wird die oben genannte Aufgabe ausgehend von einem Halbleiterbauelement gemäß dem Oberbegriff des Anspruchs 10 dadurch gelöst, dass innerhalb der porösen Schicht über der Kavität ein oder mehrere Bereiche aus nicht porösisiertem Halbleitermaterial angeordnet sind, deren Dicke größer ist als die Dicke der porösen Schicht. Durch diese Maßnahme lassen sich mehrere Vorteile erzielen. Zunächst kann dadurch bei der Herstellung der porösen Membranschicht vermieden werden, dass diese im Herstellungsverlauf am

- 12 -

Kavitätsboden durch Kapillarkraft anklebt. Für den Fall einer Anwendung als z.B. Drucksensor bildet eine derartige Ausgestaltung einen Überlastschutz. Denn es wird nicht nur das Kleben der Schicht am Kavitätsboden vermieden, sondern auch verhindert, dass die poröse Schicht durch Kontakt mit dem Kavitätsboden deformiert und gegebenenfalls Material aus der porösen Schicht ausbricht. Das ausgebrochene Material könnte eine Blockade der Membranauslenkung verursachen. Zusätzlich können die nicht porösisierten Bereiche eine Art Stabilisierung der porösen Schicht, insbesondere bei der Herstellung der Kavität bewirken, insbesondere dann, wenn die nicht porösisierten Bereiche ein Gitternetzwerk in der porösen Schicht bilden. Eine solche Ausgestaltung erhöht auch für weitere Prozessschritte z.B. einem nachfolgenden Epitaxieschritt die mechanische Stabilität der porösen Schicht.

In einer bevorzugten Ausgestaltung der Erfindung sind die Bereiche inselförmig, d.h. ohne Verbindung zum Rand der Membran ausgestaltet. Beispielsweise umfassen die nicht porösisierten Bereiche eine Ringstruktur. Eine derartige Struktur reduziert überdies die Gefahr, dass ein Membranbruch im Einspannbereich während einer Anwendung z.B. bei Überlast auftritt, indem sich die Ringstruktur bei geeigneter Entfernung vom Rand der Membran am Boden der Kavität abstützt und eine Entlastung der Membran im Einspannbereich bewirkt.

Einer Beschädigung der Membran bei der Herstellung der Kavität kann ausgehend von einem Halbleiterbauelement gemäß dem Oberbegriff des Anspruchs 10 auch dadurch entgegengewirkt werden, dass der Randbereich in der porösen Membranschicht einen nicht porösisierten vorzugsweise die Membranschicht vollständig umgebenden Bereich aus Halbleitermaterial umfasst, der durch eine entsprechende Dotierung als Maskierschicht bei der Herstellung von porösisiertem Halbleitermaterial bzw. bei der Kavernenbildung dient und

- 13 -

eine Dicke aufweist, die größer ist, als die Dicke der porösen Membranschicht einschließlich der Tiefe der Kavität. Durch diese Maßnahme erhält man eine ausgezeichnete Prozesskontrolle insbesondere bei der Ausbildung der Kavität, deren laterale Ausdehnung sich hierdurch nur wenig über die Tiefe ändert. Dies begünstigt ebenfalls die Vermeidung von Beschädigungen der porösen Membranschicht, da unkontrollierte Ätzvorgänge in lateraler Richtung vermieden werden.

#### Beschreibung der Ausführungsbeispiele

Mehrere Ausführungsbeispiele der Erfindung sind in den Zeichnungen unter Angabe von weiteren Vorteilen und Einzelheiten näher erläutert. Es zeigen

- Figur 1            ein schematisches Schnittbild eines Siliziumträgers mit OMM-Membran,
- Figur 2            eine weitere Ausführungsform einer OMM-Membran-Struktur,
- Figur 3a  
und 3b            zu Figur 1 und 2 entsprechende schematische Schnittbilder, die die Ätzung einer Kavität oder Kaverne unterhalb einer porösen Schicht zur Erzeugung einer frei tragenden OMM-Membran veranschaulichen,
- Figur 4            ein zu den vorangegangenen Figuren entsprechendes Schnittbild einer weiteren Ausführungsform einer OMM-Membran-Struktur,
- Figur 5a

bis 5d vier Ausführungsformen einer OMM-Membran-Struktur in einer schematischen Draufsicht und

Figur 6 ein schematisches Schnittbild einer ausschnittsweise dargestellten OMM-Membran-Struktur, das die Wirkungsweise einer zusätzlichen Auflagestruktur verdeutlicht.

#### Beschreibung der Ausführungsbeispiele

Figur 1 zeigt in einem schematischen Schnittbild einen Ausschnitt eines Siliziumträgers 1, in welchem eine Kavität 2 ausgebildet ist. Darüber befindet sich eine poröse Membranschicht 3, die von einer Maskierschicht 4 lateral begrenzt wird. In Figur 1 ist auf der Maskierschicht 4 eine weitere optionale Maskierschicht 5 dargestellt, die die Maskierschicht 4 schützt. Als optionale Maskierschicht kann eine Metallisierung oder ein Isolator verwendet werden.

Je nach Prozessführung kann die Membranschicht 3 aus n- oder p-dotiertem Silizium hergestellt werden. Die Kaverne 2 wird vorzugsweise auf der Grundlage von unterschiedlich p-dotiertem Silizium ausgebildet. Als Siliziumträgermaterial kann Bulk-Silizium oder unterschiedlich p-dotiertes Silizium dienen. Für eine Maskierschicht 4, die die poröse Membranschicht 3 begrenzt, wird vorzugsweise n-dotiertes Silizium eingesetzt.

Der Aufbau nach Figur 2 unterscheidet sich von dem nach Figur 1 dadurch, dass eine n-dotierte Maskierschicht 6 im Siliziumträgermaterial ausgebildet ist, die sich in der Tiefe über die Dicke der Membranschicht 3 als auch die Tiefe einer Kavität 7 erstreckt. Hierdurch ändert sich die Ätzfläche bei der Erzeugung der Kavität über die Tiefe nur unwesentlich,



- 15 -

wodurch eine Prozesskontrolle bei deren Herstellung wesentlich vereinfacht ist.

In Figur 3a und 3b ist die Ausbildung einer Membranschicht 10 mit darunter liegender Kavität 11 für den Fall dargestellt, dass das Halbleitermaterial bei der Herstellung der porösen Membranschicht 10 in lateraler Richtung unterschiedliche Dotierungsbereiche aufweist. Das hat zur Folge, dass im vorliegenden Beispiel im Membranmittenbereich 12 bei der Erzeugung von porösem Silizium größere Poren erzeugt wurden als im Membranrandbereich 13. Zusätzlich ist im Membranrandbereich durch entsprechende Prozessführung die Porosität der Schicht 10 geringer, was bei der weiteren Prozessführung für die Herstellung z.B. eines OMM-Drucksensors ein gutes epitaktisches Wachstum für eine umschließende Schicht ermöglicht.

Figur 3a zeigt den Zustand, dass gerade die unterschiedlich poröse Membranschicht 10 mit geeigneter Maskierung 4, 5 erzeugt wurde. Bei der anschließenden Herstellung der Kavität 11, so wie sie in Figur 3b dargestellt ist, begünstigt die großporige Struktur der Membranmitte eine gute Durchlässigkeit für Gas, das bei der Ätzung der Kavität entsteht. Hierdurch wird ein Gasstau unter der Membran vermieden, der diese noch bei der Herstellung der Kavität 11 zerstören könnte. Die für ein im Randbereich gutes epitaktisches Wachstum notwendige Kleinporigkeit der porösen Membranschicht 10 wird dennoch gewährleistet.

Figur 4 zeigt eine Ausführungsform einer OMM-Membran 20, die in einem Siliziumträger 21 über einer Kaverne 22 ausgebildet ist, welche im Unterschied zu den vorhergehend beschriebenen Membranschichten im Zentrum einen nicht porösizierten Bereich 24 innerhalb eines porösen Bereichs 25 besitzt. Dieser nicht porösizierte Bereich 24 entspricht n-dotierten Maskierbereichen 23 für die seitliche Begrenzung der porösen

- 16 -

Membran und ist senkrecht zur lateralen Ausdehnung höher als die Dicke 26 des porösen Bereiches 25.

Das hat zur Folge, dass bei Auslenkung der Membran 20 deren porösisierten Bereiche 24, die sehr empfindlich sind, niemals den Kavernenboden 27 der Kaverne 22 berühren können.

Denn der nicht porösisierte Bereich 24 stellt einen Anschlag dar, der bei Überlastung am Kavernenboden 27 aufliegt und die Auslenkung begrenzt.

Figur 5a ist eine schematische Draufsicht auf eine entsprechend ausgebildete Membran 20.

Figur 5b unterscheidet sich von Figur 5a dadurch, dass zusätzlich zum nicht porösisierten Bereich 24 unmittelbar im Zentrum der Membran ein zusätzlicher nicht porösizierter Ringbereich 28 konzentrisch zum Zentrum der ansonsten kreisrunden porösisierten Bereiche 25 ausgebildet ist.

Der Vorteil einer derartigen Ringstruktur 28 soll in Figur 6 anhand eines schematischen Schnittbilds und Pfeilen 31 bis 35 veranschaulicht werden. Bei einer Druckbeaufschlagung, die eine Überlast für die poröse Membran 20 bedeutet und die schematisch durch den großflächigen Pfeil 31 symbolisiert ist, wird die Membran 20 in Richtung Kavernenboden 27 gepresst, was ein Einreißen der Membran 20 am Einspannbereich 29 zu Folge haben kann. Durch die Ringstruktur 28 findet jedoch eine Kraftumlenkung derart statt (siehe Pfeil 33), dass die Membran im Einspannbereich nach oben entlastet wird (siehe Pfeil 34), wenngleich eine Kraftwirkung nach unten (Pfeil 32) vorhanden ist. Insgesamt wird hierdurch ein Kerbriss am Einspannbereich 29 der Membran 20 vermieden.

Weitere Möglichkeiten nicht porösisierte Bereiche 40, 41 innerhalb poröser Bereiche 35 auszubilden, werden in den

- 17 -

Draufsichten der Figuren 5c und 5d veranschaulicht.

Insbesondere durch eine Gitterstruktur 41, so wie sie in Figur 5d dargestellt ist, lässt sich die Stabilität der porösen Membran sowohl bei der Herstellung als auch für den Anwendungsfall erheblich erhöhen.

## Patentansprüche:

1. Verfahren zur Herstellung eines Halbleiterbauelements, insbesondere eines Membransensors mit einem Halbleiterträger, bei welchem für die Ausbildung von frei tragenden Strukturen für das Bauelement eine poröse Membranschicht und eine Kavität unter der porösen Membranschicht erzeugt wird, dadurch gekennzeichnet, dass der Halbleiterträger (1) im Bereich der porösen Membranschicht (3) eine zum Bereich der späteren Kavität unterschiedliche Dotierung erhält, dass das Halbleitermaterial der Membranschicht porösisiert wird, und dass das Halbleitermaterial unter dem porösisiertem Halbleitermaterial zur Bereitstellung der Kavität (2) entfernt oder teilweise entfernt und umgelagert wird.
2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass der Halbleiterträger (1) im Bereich der porösen Membranschicht (3) in lateraler und/oder vertikaler Richtung eine unterschiedliche Dotierung erhält.
3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass die Dotierung des Halbleitermaterials für den Membranrandbereich (13) und den Membranmittenbereich (12) derart gewählt wird, dass im Randbereich Mesoporen und im Mittenbereich Makroporen oder Mesoporen mit im Vergleich zum Randbereich höherer Porosität entstehen.
4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Halbleitermaterialträger im Membranbereich (3) und im Bereich der späteren Kavität eine unterschiedliche Dotierung derart erhält, dass im Bereich der porösen Membranschicht Mesoporen und im Kavitätsbereich

- 19 -

Nanoporen mit vergleichsweise höherer Porosität erzeugt werden, und dass in einem weiteren Schritt die nanoporöse Schicht entfernt oder teilweise entfernt und umgelagert wird.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, dass zunächst die nanoporöse Schicht oxidiert und anschließend die oxidierte Schicht durch Ätzen entfernt wird.

6. Verfahren nach dem Oberbegriff des Anspruchs 1, insbesondere nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass im Membranbereich (3) Makroporen oder Mesoporen erzeugt werden und dass die Kavität durch Elektropolitur unter dem Membranbereich (3) ausgebildet wird.

7. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass zur besseren Einstellung der Stromdichte beim Ätzen des Halbleitermaterials zur Herstellung des porösen Membranbereichs (3) die Rückseite des Halbleiterträgers (1) beleuchtet wird.

8. Verfahren nach einem der Ansprüche 1 bis 7, dadurch gekennzeichnet, dass zur besseren Einstellung der Stromdichte beim Ätzen des Halbleitermaterials während des Elektropolierens zur Herstellung der Kavität (2) bzw. zur Erzeugung einer porösen Schicht im Bereich der späteren Kavität (2) die Rückseite des Halbleiterträgers (1) beleuchtet wird.

9. Verfahren nach dem Oberbegriff des Anspruchs 1, insbesondere nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass durch Einstellen der Stromdichte und/oder Veränderung des Ätzmediums im Membranbereich eine Porosität von ungefähr 10 bis 30 % und im späteren Kavernenbereich eine Porosität von größer 80 % im Halbleitermaterial erzeugt wird.

10. Halbleiterbauelement, insbesondere Membransensor, mit einem Träger (1) aus Halbleitermaterial, das zur Ausbildung von Halbleiterbauelementstrukturen eine Membran (3) und eine unter der Membran angeordnete Kavität (2) aufweist, wobei die Membran eine Schicht (3) aus porösisiertem und gegebenenfalls nachbehandeltem Halbleitermaterial umfasst, dadurch gekennzeichnet, dass der Grad der Porosität der Schicht (3) in lateraler und/oder vertikaler Richtung gezielt unterschiedlich ist.

11. Halbleiterbauelement nach Anspruch 10, dadurch gekennzeichnet, dass die Porosität der Schicht (3) im Randbereich der Membran geringer ist als im Membranmittenbereich.

12. Halbleiterbauelement nach dem Oberbegriff des Anspruchs 10, insbesondere nach Anspruch 10 oder 11, dadurch gekennzeichnet, dass sich die Porengröße in der porösen Schicht (3) in lateraler und/oder vertikaler Richtung ändert.

13. Halbleiterbauelement nach einem der Ansprüche 10 bis 12, dadurch gekennzeichnet, dass die Porengröße in der Schicht (3) im Membranrandbereich (13) geringer ist als im Membranmittenbereich (12).

14. Halbleiterbauelement nach Anspruch 10 bis 13, dadurch gekennzeichnet, dass das Schichtmaterial im Membranrandbereich (13) mesoporös ist.

15. Halbleiterbauelement nach einem der Ansprüche 10 bis 14, dadurch gekennzeichnet, dass das Schichtmaterial im Membranmittenbereich (12) meso- oder makroporös ist.

16. Halbleiterbauelement nach dem Oberbegriff des Anspruchs 1, dadurch gekennzeichnet, dass die poröse Schicht (3) durchgehend Makroporen aufweist.

- 21 -

17. Halbleiterbauelement nach dem Oberbegriff des Anspruchs 10, insbesondere nach einem der Ansprüche 10 bis 16, dadurch gekennzeichnet, dass innerhalb der porösen Membranschicht (3) ein Bereich oder mehrere Bereiche aus nicht porösisiertem Halbleitermaterial angeordnet ist bzw. sind, dessen bzw. deren Dicke größer ist als die Dicke der porösen Membranschicht (3, 20).

18. Halbleiterbauelement nach Anspruch 17, dadurch gekennzeichnet, dass ein Bereich (24) inselförmig ausgestaltet ist.

19. Halbleiterbauelement nach einem der Ansprüche 17 oder 18, dadurch gekennzeichnet, dass ein nicht porösizierter Bereich (24) im Symmetriezentrum der porösen Membranschicht (3, 20) angeordnet ist.

20. Halbleiterbauelement nach einem der Ansprüche 16 bis 19, dadurch gekennzeichnet, dass ein nicht porösizierter Bereich (28) ringförmig ist.

21. Halbleiterbauelement nach dem Oberbegriff des Anspruchs 10, insbesondere nach einem der Ansprüche 10 bis 20, dadurch gekennzeichnet, dass der Randbereich der porösen Membranschicht (3) einen nicht porösizierten, vorzugsweise die Membranschicht (3, 20) vollständig umgebenden Bereich (6) aus Halbleitermaterial umfasst, der als Maskierschicht beim Ätzen dient und eine Dicke aufweist, die größer ist als die Dicke der porösen Membranschicht (3) einschließlich der Tiefe der Kavität (7).

1 / 4

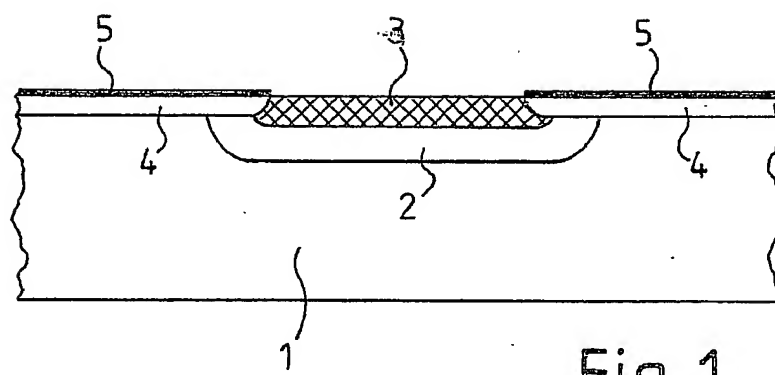


Fig. 1

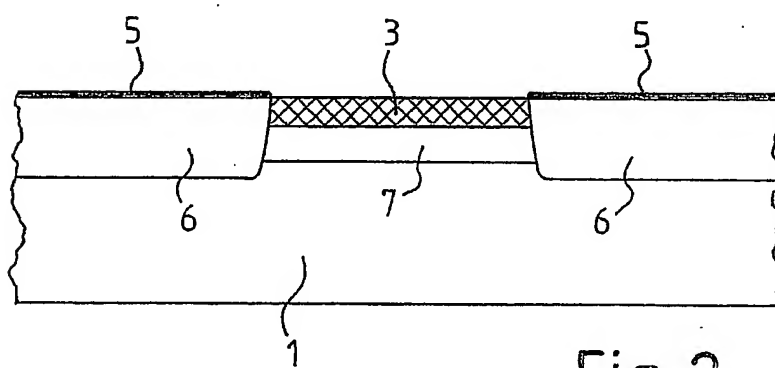


Fig. 2



2 / 4

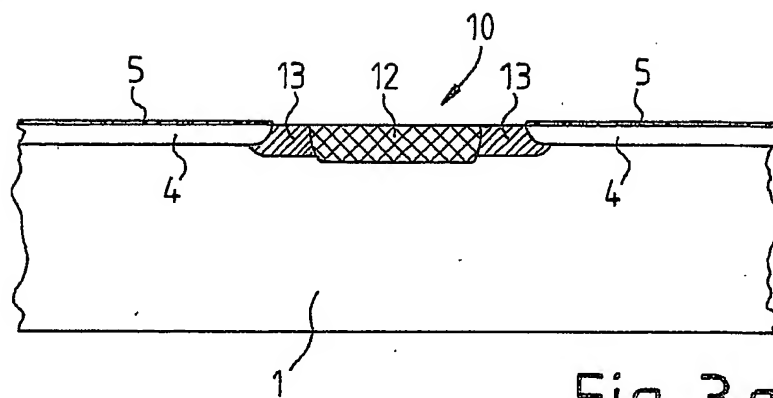


Fig. 3 a

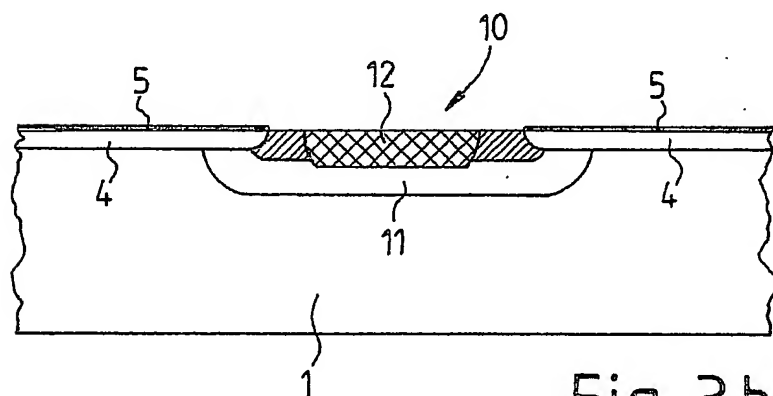


Fig. 3 b

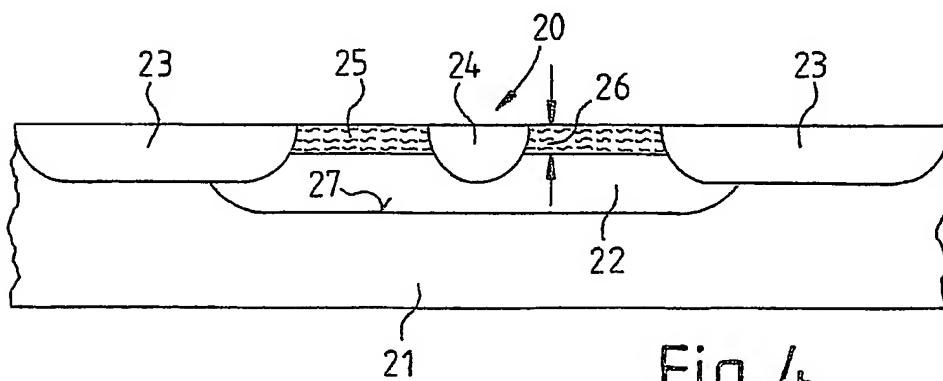


Fig. 4

3 / 4

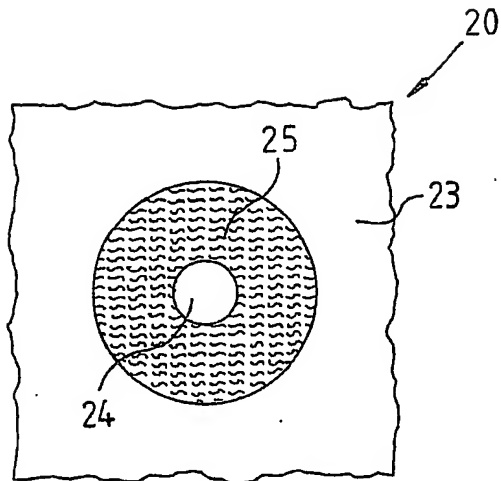


Fig. 5a

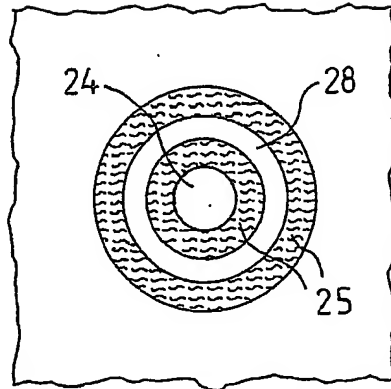


Fig. 5b

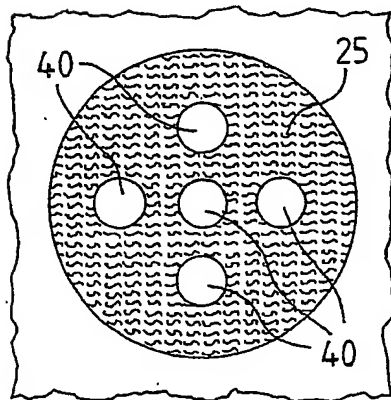


Fig. 5c

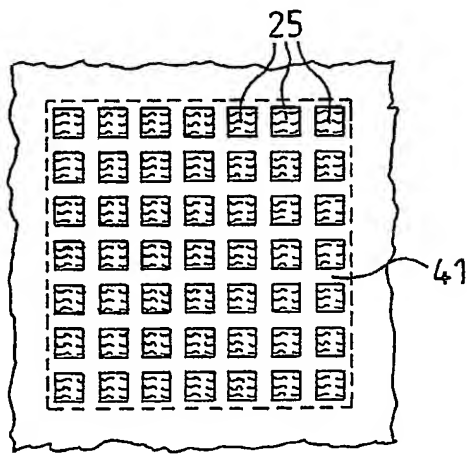


Fig. 5d

4 / 4

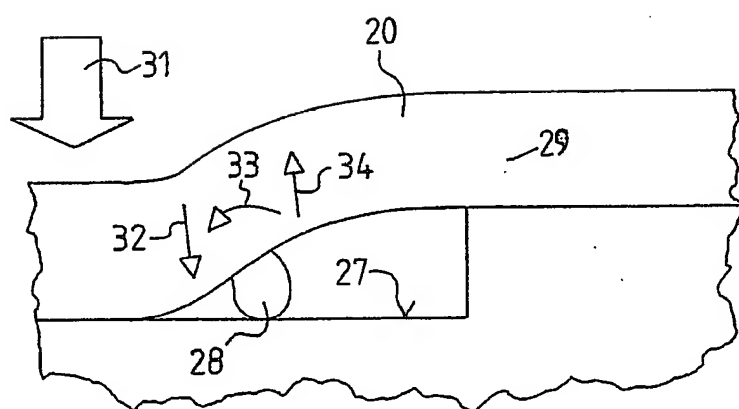


Fig. 6